

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problems Mailbox.**

#13

DIALOG(R)File 347:JAPIO  
(c) 1998 JPO & JAPIO. All rts. reserv.

02918690  
SEMICONDUCTOR RADIATION POSITION DETECTOR AND ITS MANUFACTURE

PUB. NO.: 01-216290 [JP 1216290 A]  
PUBLISHED: August 30, 1989 (19890830)  
INVENTOR(s): HIROOKA MEGUMI  
APPLICANT(s): SHIMADZU CORP [000199] (A Japanese Company or Corporation),  
JP (Japan)  
APPL. NO.: 63-042831 [JP 8842831]  
FILED: February 24, 1988 (19880224)  
INTL CLASS: [4] G01T-001/24; G01T-001/29; H01L-031/00  
JAPIO CLASS: 46.1 (INSTRUMENTATION -- Measurement); 42.2 (ELECTRONICS --  
Solid State Components)  
JAPIO KEYWORD: R115 (X-RAY APPLICATIONS)  
JOURNAL: Section: P, Section No. 965, Vol. 13, No. 527, Pg. 86,  
November 24, 1989 (19891124)

#### ABSTRACT

PURPOSE: To separately and simultaneously output radiation incident position information at every picture element by providing a common electrode on one face of a compound semiconductor, providing plural pieces of signal fetching electrodes on the opposite face and connecting one piece of signal processing circuit to the electrodes, respectively.

CONSTITUTION: Au and Ni metal layers 8(sub ij), 9(sub ij) and a solder bump S(sub ij) are formed successively on each signal fetching electrode 3(sub ij), respectively on one face side of a semiconductor 1. On the other hand, a circuit element 5 where signal processing circuit 5(sub ij) of the same number of pieces as the signal fetching electrodes 3(sub 11), 3(sub ij) are formed is provided on a substrate 4. Also, since one piece of signal processing circuit 5(sub ij) is connected to the signal fetching electrodes 3(sub ij), respectively, radiation incident position information at every picture element can be outputted separately and simultaneously.

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A) 平1-216290

⑬ Int. Cl.<sup>4</sup>

識別記号

庁内整理番号

⑭ 公開 平成1年(1989)8月30日

G 01 T 1/24

8406-2G

H 01 L 31/00

C-8406-2G

A-6851-5F 審査請求 未請求 請求項の数 2 (全6頁)

⑮ 発明の名称 半導体放射線位置検出器とその製造方法

⑯ 特 願 昭63-42831

⑰ 出 願 昭63(1988)2月24日

⑱ 発 明 者 廣 岡 恵 京都府京都市中京区西ノ京桑原町1番地 株式会社島津製作所三条工場内

⑲ 出 願 人 株式会社島津製作所 京都府京都市中京区西ノ京桑原町1番地

⑳ 代 理 人 弁理士 西 田 新

明 細 書

1. 発明の名称

半導体放射線位置検出器とその製造方法

2. 特許請求の範囲

(1) 板状の化合物半導体の一面に共通電極を設けるとともに、その反対側の面には、各画素に対応させるべく行列状に複数の信号取り出し電極を設けて放射線二次元検出素子アレイを形成し、上記各信号取り出し電極には、それぞれ1個の信号処理回路を接続し、その各信号処理回路の出力から放射線の二次元入射位置情報を得るよう構成してなる、半導体放射線位置検出器。

(2) 上記各信号取り出し電極それぞれに、その各電極に導通するハンダバンプを形成し、かつ、上記信号処理回路を基板上に配設するとともに、その基板上には、上記各信号処理回路にそれぞれ個別に導通する複数の導体パターンを、その各端部が上記各ハンダバンプの配置関係に対応するように形成し、次に、上記各ハンダバンプそれぞれを、該当する上記導体パターンの先端部に接触させた

状態で所定の温度で溶かした後硬化させることにより、上記各信号取り出し電極とその各電極に該当する上記導体パターンとを電気的に接続しつつ、上記放射線二次元検出素子アレイを上記基板に固着することを特徴とする、請求項1記載の半導体放射線位置検出器の製造方法。

3. 発明の詳細な説明

〈産業上の利用分野〉

本発明は、例えばX線撮影装置およびガンマカメラ等、二次元放射線画像を得るための装置に利用することができる、半導体を検出素子として用いた放射線位置検出器とその製造方法に関する。

〈従来の技術〉

CdTeやHgI<sub>2</sub>等の化合物半導体を用いた放射線検出素子を利用して二次元放射線画像を得る方法としては、従来、複数の放射線検出素子を基板上に一次元方向に配列して一次元検出素子アレイを形成し、この検出素子アレイを所定の方向に走査して放射線の二次元画像を得る方法(特願昭57-210761、特願昭57-204053)。

や、例えば第10図の斜視図に示すように、化合物半導体1の片面にたんざく状の複数の電極102a、102b、…を互いに平行に設け、その裏面にはこれと直交して同じく複数の電極103a、103b、…を設けて二次元検出素子アレイD<sub>10</sub>を形成し、放射線の入射により、電極102a、102b、…が出力するX方向の位置情報および電極103a、103b、…が出力するY方向の位置情報から放射線の二次元画像を得る方法(Nuclear Instrument and Method、213(1983)95)が知られている。

(発明が解決しようとする課題)

ところで、前者の方法によれば、一次元検出素子アレイを走査するための機構が必要で、撮像装置が複雑、かつ、大掛りなものになり、しかも、一次元検出素子アレイを走査する毎に放射線の計数時間が必要になるため、撮影領域全体の二次元画像を得るのに多くの時間を要するという欠点がある。

また、後者の方法によれば、二次元検出素子ア

レイD<sub>10</sub>に同時に二つの放射線が入射したときには、その入射位置を検出することは不可能で、従って線量率が極めて低い放射線の二次元画像を得る場合にしか適用できないという欠点がある。

そこで、上述の二つの方法を解決するために、半導体の一面に共通電極を設け、その反対側の面には行列状に複数の信号取り出し電極を設けて二次検出素子アレイを形成し、各信号取り出し電極の信号を並列処理することにより、放射線の入射位置情報を得る方法が考えられつつあるが、この方法によれば、各信号取り出し電極それぞれに、アンプ、コンパレータおよびカウンタ等からなる信号処理回路を1個ずつ接続する必要があり、その接続が、次に説明する理由により、きわめて困難で、この点が製品化を推し進めるに当り大きな障害となっていた。

一般に、放射線検出素子の信号取り出し電極は信号処理回路にワイヤにより接続されている場合が多く、例えば一次元検出素子アレイの場合、第11図の部分断面図に示すように、基板114上

に信号処理回路(図示せず)に導通する複数の導体パターン116iを形成しておき、検出素子D<sub>11</sub>の各信号取り出し電極112iそれぞれをワイヤリングにより該当する各導体パターン116iに接続する方法が知られている。ところが、この方法を複数の信号取り出し電極を行列状に設けた二次元検出素子アレイに適用すると、信号取り出し電極が行列状に設けられているため、個々のワイヤが交錯し合いワイヤ間で短絡が生じる成れがあり、しかも、信号取り出し電極全てのワイヤリングを行うには、きわめて多く時間が必要になり、従って、二次元検出素子アレイに一次元検出素子アレイと同様なワイヤリングを施すことは実質的に不可能である。ここで、例えば第12図の部分断面図に示すように、基板124上に各信号取り出し電極112iに対応する位置関係で各導体パターン116iを形成しておけば、個々のワイヤが交錯することなくワイヤリングを施すことは可能ではあるが、このようなワイヤリングは特殊であり、現状のワイヤリング装置では施工するこ

とが非常に難しく、しかも、検出素子アレイD<sub>12</sub>を基板124に固着する工程も必要なことから、製造工程が複雑になり、製品コストがきわめて高いものになるという新たな問題が生じる。

本発明の第1の目的は、例えば放射線撮影装置に利用した際に、二次元放射線画像に関する情報を短時間で出力することができ、しかも、線量率が高い放射線の検出も可能な半導体放射線位置検出器を提供することにある。また、第2の目的は、製品の信頼性の向上、および、製品コストの低減を図ることのできる、半導体放射線位置検出器の製造方法を提供することにある。

(課題を解決するための手段)

上記の第1の目的を達成するための構成を、実施例に対応する第2図、第3図、および第4図を参照しつつ説明すると、本発明は、板状の化合物半導体1の一面に共通電極2を設けるとともに、その反対側の面には、各画素に対応させるべく行列状に複数個の信号取り出し電極3<sub>11</sub>、3<sub>12</sub>、…3<sub>1n</sub>、…を設けて放射線二次元検出素子アレイD<sub>1</sub>

を形成する。また、各信号取り出し電極3<sub>11</sub>には、それぞれ1個の信号処理回路5<sub>11</sub>を接続する。

そして、各信号処理回路5<sub>11</sub>の出力から放射線の二次元入射位置情報を得よう構成する。

また、上記の第2の目的を達成するための製造方法を、実施例に対応する第2図および第3図を参照しつつ説明すると、本発明は、各信号取り出し電極3<sub>11</sub>それぞれに、その各電極3<sub>11</sub>に導通するハンドパンプS<sub>11</sub>を形成する。また、基板4上に、信号処理回路5<sub>11</sub>が複数個形成された回路素子5を配設するとともに、基板4上には、各信号処理回路5<sub>11</sub>にそれぞれ個別に導通する複数の導体パターン6<sub>11</sub>、6<sub>12</sub>、…、6<sub>1n</sub>、…を、その各端部が各ハンドパンプS<sub>11</sub>の配置関係と対応するよう形成する。次に、各ハンドパンプS<sub>11</sub>をそれぞれ該当する各導体パターン6<sub>11</sub>の先端部に接触させた状態で、所定の温度で溶かした後硬化させることにより、各信号取り出し電極3<sub>11</sub>とその各電極3<sub>11</sub>に該当する導体パターン6<sub>11</sub>とを電気的に接続しつつ、放射線二次元検出素子アレイD<sub>1</sub>を基

板4に固着することによって、特徴づけられる。

(作用)

本発明の構造を有する半導体放射線位置検出器によると、各画素ごとの放射線入射位置情報をそれぞれ個別に、かつ、同時に出力することができ、しかも、放射線二次検出素子アレイD<sub>1</sub>に複数の放射線が同時に入射した場合でも、その各入射位置つまり各画素に対応する各信号処理回路5<sub>11</sub>が個別に動作して、それぞれの放射線の入射位置情報を出力することができる。

また、本発明の製造方法によれば、全ての信号取り出し電極3<sub>11</sub>、3<sub>12</sub>、…、3<sub>1n</sub>、…を、それぞれ該当する導体パターン6<sub>11</sub>、6<sub>12</sub>、…、6<sub>1n</sub>、…つまり信号処理回路5<sub>11</sub>、5<sub>12</sub>、…、5<sub>1n</sub>、…にハンドパンプS<sub>11</sub>により一度に接続することが可能になる。

(実施例)

本発明の実施例を、以下、図面に基づいて説明する。

第1図は本発明実施例の全体斜視図、第2図は

その長手方向の縦断面図、第3図はそのA部詳細図、第4図は放射線二次元素子アレイD<sub>1</sub>の斜視図、第5図は本発明実施例の回路構成を示すブロック図である。

例えばCdTeやHgI<sub>2</sub>等の結晶からなる化合物半導体1の一面側には、Au等を一様に蒸着してなる共通電極2が形成されている。

半導体1の反対側の面には、各画素に対応させるべく、行列状に複数個の信号取り出し電極3<sub>11</sub>、3<sub>12</sub>、…、3<sub>1n</sub>、…が形成されており、共通電極2側を放射線入射側とする放射線二次元検出素子アレイD<sub>1</sub>を形成している。なお、各信号取り出し電極3<sub>11</sub>の大きさは、例えば1mm角～0.2mm角程度であり、また、隣接する信号取り出し電極3<sub>11</sub>間における隙間は例えば0.1mm～0.02mm程度である。

一方、セラミック等の基板4上には、回路素子5が搭載されており、この回路素子5内には、信号取り出し電極3<sub>11</sub>、3<sub>12</sub>、…、3<sub>1n</sub>と同じ個数の信号処理回路5<sub>11</sub>、5<sub>12</sub>、…、5<sub>1n</sub>、…が一列

に互いに隣接して形成されている。この各信号処理回路5<sub>11</sub>は、その入力側から順次形成されたプリアンプ5a、メインアンプ5b、コンパレータ5cおよびカウンタ5dによって構成されている。

また、基板4上には、各信号処理回路5<sub>11</sub>の入力側にそれぞれ個別に導通する接続用導体パターン6<sub>11</sub>が、その各先端部の位置を信号取り出し電極3<sub>11</sub>、3<sub>12</sub>、…、3<sub>1n</sub>、…の行列状の配置に対応させるべく形成されている。さらに、基板4上には、各信号処理回路5<sub>11</sub>の出力側にそれぞれ個別に導通する出力用導体パターン7<sub>11</sub>が形成されている。

このように構成された基板4上に放射線二次元検出素子アレイD<sub>1</sub>が搭載され、各信号取り出し電極3<sub>11</sub>は、それぞれ該当する接続用の導体パターン6<sub>11</sub>の先端部に、AuおよびNiメタル層8<sub>11</sub>および9<sub>11</sub>、ならびにハンドパンプS<sub>11</sub>によって電気的に接続される。

次に、製造方法を第2図および第3図を参照しつつ説明する。

まず、半導体1の一面側の各信号取り出し電極3<sub>11</sub>上に、それぞれAuおよびNiメタル層8<sub>11</sub>および9<sub>11</sub>、ならびにハンダバンプS<sub>11</sub>を後述する方法で順次形成するとともに、各信号取り出し電極3<sub>11</sub>をハンダ濡れ性の悪いフォトレジスト10で覆っておく。一方、基板4上に、信号取り出し電極3<sub>11</sub>、3<sub>12</sub>、…、3<sub>1n</sub>、…と同じ個数の信号処理回路(図示せず)が形成された回路素子5を配設するとともに、その基板4上には、各信号処理回路の入力側にそれぞれ個別に導通する接続用導体パターン6<sub>11</sub>を、その各先端部が各信号取り出し電極3<sub>11</sub>上に設けられた各ハンダバンプS<sub>11</sub>に1対1に対応する形状になるよう形成し、又基板4上に各信号処理回路の出力側にそれぞれ個別に導通する出力用導体パターン7<sub>11</sub>を形成する。そして、この基板4上に放射線二次元検出素子アレイD<sub>1</sub>を、その各ハンダバンプS<sub>11</sub>がそれぞれ該当する各接続用導体パターン6<sub>11</sub>に接触するよう配設し、この状態で、各ハンダバンプS<sub>11</sub>を例えば200℃程度で溶かした後硬化させることに

より、各信号取り出し電極3<sub>11</sub>をそれぞれ該当する接続用導体パターン6<sub>11</sub>に電氣的に接続するとともに、放射線二次元検出素子アレイD<sub>1</sub>を基板4に固着して、第1図に示す半導体放射線位置検出器を得る。ここで、各AuおよびNiメタル層8<sub>11</sub>および9<sub>11</sub>は各信号取り出し電極3<sub>11</sub>と各ハンダバンプS<sub>11</sub>との接着強度を高めるとともに、ハンダバンプS<sub>11</sub>が溶けた時にハンダが半導体1内に流入しないようにするために設けられている。また、各信号取り出し電極3<sub>11</sub>はフォトレジスト10によって覆われており、ハンダバンプS<sub>11</sub>が溶けた時に、その一部がメタル層8<sub>11</sub>、9<sub>11</sub>からはみ出しても互いに隣接する各信号取り出し電極3<sub>11</sub>間で短絡が生じることはない。

次いで、AuおよびNiメタル層8<sub>11</sub>および9<sub>11</sub>、ならびにハンダバンプS<sub>11</sub>の作製方法を、第6図(a)乃至(d)を参照しつつ説明する。

まず、半導体1の一面側にリフトオフ法によりAuを付着して複数の信号取り出し電極3<sub>11</sub>を行列状に形成し(図(a))、さらに、各信号取り

出し電極3<sub>11</sub>の一部が露呈するようフォトレジスト10を一様に塗布した後、NiおよびAuを順次蒸着してNiおよびAu膜を形成する(図(b))。

次にAu膜表面上に、その各窪み部が露呈するようフォトレジスト(図示せず)を一様に塗布した後、その各窪み部上にハンダバンプS<sub>11</sub>をAuおよびNi層を電流経路とする電界メッキによって形成し(図(c))、そして、Au膜上のフォトレジストをはく離液で除去した後、AuおよびNi膜を各ハンダバンプS<sub>11</sub>をマスクとしてエッチングし、さらに、各ハンダバンプS<sub>11</sub>を例えば200℃で溶解した後硬化させることによって、各信号取り出し電極3<sub>11</sub>上に、図(d)に示す形状のAuおよびNiメタル層8<sub>11</sub>および9<sub>11</sub>、ならびにハンダバンプS<sub>11</sub>を形成する。なお、Au層のエッチャントとしてはヨードのヨー化カリ水溶液を使用し、また、Ni層のエッチャントとしては、硝酸、酢酸およびアセトンの混合液を使用する。そして、半導体1の各信号取り出し電極3<sub>11</sub>の反対側の面にAuを一様に蒸着して共通電極2

を形成する。なお、この共通電極2は、上述の工程を行う前に形成しておいてもよい。

次に、他の実施例を第7図の部分断面図を参照しつつ説明する。

この例では、半導体1の一面側にリフトオフ法によりAu、CuおよびCrの三層からなる信号取り出し電極73<sub>11</sub>を行列状に形成する。次に、各信号取り出し電極73<sub>11</sub>のCr層上に、先の実施例と同様な手法で、AuおよびCuメタル層78<sub>11</sub>および79<sub>11</sub>、ならびにハンダバンプS<sub>11</sub>を形成する。そして、この各ハンダバンプS<sub>11</sub>をそれぞれ該当する基板4上の接続用導体パターン6<sub>11</sub>に接触させ、各ハンダバンプS<sub>11</sub>を溶かした後硬化させることにより、先の実施例と同様な構造を有する半導体放射線位置検出器を得る。なお、この例では、ハンダバンプS<sub>11</sub>およびメタル層78<sub>11</sub>、79<sub>11</sub>を形成する際に塗布したフォトレジスト全てを除去してもよく、この場合、各信号取り出し電極73<sub>11</sub>のCr層面が露呈するが、Crはハンダ濡れ性が悪く、各ハンダバンプS<sub>11</sub>が溶けた時

に、その一部がメタル層78<sub>11</sub>、79<sub>11</sub>からはみ出しても、Cr層面上で広がることはなく、互いに隣接する各信号取り出し電極73<sub>11</sub>間で短絡が生じることはない。

なお、第1図に示す半導体放射線位置検出器複数個を配列して第8図に示すような大面積を有する検出器アレイを構成してもよく、この場合、各検出器の放射線二次元検出素子アレイD<sub>i</sub>をほとんど隙間なく隣接して配列することが可能になり、放射線の不感領域を極めて少なくすることができる。

また、以上は放射線二次元検出素子アレイD<sub>i</sub>を一つの基板4に実装した例を説明したが、本発明は、これに限られることなく、第9図に示すように、一列ごとの信号取り出し電極3<sub>11</sub>…3<sub>1n</sub>にそれぞれ対応する回路素子95<sub>a</sub>…95<sub>h</sub>が配設された基板94<sub>a</sub>…94<sub>h</sub>を絶縁体Cを介して積層して基板ユニット94を形成し、この基板ユニット94に放射線二次元検出素子アレイD<sub>i</sub>を実装してもよい。

板に固着するので、製造時間がきわめて短くなり、かつ、二次元検出素子アレイを基板に固着するための工程を省略することができるとともに、製品がコンパクトになる結果、製造コストがきわめて安くなる。また、信号取り出し電極と信号処理回路との接続時に、互いに隣接する信号取り出し電極間で短絡が生じることがないので、信頼性の高い製品を得ることができる。

#### 4. 図面の簡単な説明

第1図は本発明実施例の全体斜視図、

第2図はその長手方向の縦断面図、

第3図はそのA部詳細図、

第4図は放射線二次元検出素子アレイD<sub>i</sub>の斜視図、

第5図は本発明実施例の回路構成を示すブロック図、

第6図は本発明実施例のAuおよびNiメタル層ならびにハングバンプの作製方法を説明するための図、

第7図乃至第9図は本発明の他の実施例を説明するための図、

(発明の効果)

以上説明したように、本発明の半導体放射線位置検出器によれば、化合物半導体の一面に共通電極を設けるとともに、その反対側の面には複数個の信号取り出し電極を設けて放射線二次元検出素子アレイを形成し、その各信号取り出し電極には、それぞれ1個の信号処理回路を接続したから、各画素ごとの放射線入射位置情報を個別に、かつ、同時に出力することが可能になり、放射線撮影装置に利用した際に、短時間で放射線二次元画像を得ることができる。しかも、二次元検出素子アレイに複数の放射線が同時に入射した場合でも、それぞれの放射線の入射位置情報を出力することが可能で、高い線量率を有する放射線にも対応できる。

また、本発明の製造方法によると、放射線二次元検出素子アレイの全ての信号取り出し電極を、それぞれ該当する基板上の導体パターンつまり信号処理回路にハングバンプによって一度に電気的に接続すると同時に、二次元検出素子アレイを基

第10図は放射線二次元検出素子アレイの従来例の斜視図、

第11図および第12図は発明が解決しようとする課題を説明するための図である。

1・・・化合物半導体

2・・・共通電極

3<sub>11</sub>, 3<sub>12</sub>, …, 3<sub>1n</sub>, …

・・・信号取り出し電極

4・・・基板

5<sub>11</sub>, 5<sub>12</sub>, …, 5<sub>1n</sub>, …

・・・信号処理回路

6<sub>11</sub>, 6<sub>12</sub>, …, 6<sub>1n</sub>, …

・・・接続用導体パターン

S<sub>11</sub>・・・ハングバンプ

D<sub>i</sub>・・・放射線二次元検出素子アレイ

特許出願人

代理人

株式会社島津製作所

弁理士 西田 新

